

## 日 本 国 特 許 庁

JAPAN PATENT OFFICE

10.01.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

REC'D 07 MAR 2003

WIPO PCT

出 願 年 月 日

Date of Application:

2002年 1月10日

出 願 番 号

Application Number:

特願2002-003725

[ ST.10/C ]:

[ JP 2002-003725 ]

出 願 人

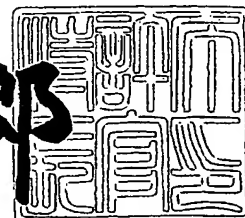
Applicant(s):

ティーディーケイ株式会社  
株式会社半導体エネルギー研究所PRIORITY  
DOCUMENTSUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 2月18日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3008074

BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 P-03520

【提出日】 平成14年 1月10日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 31/04

【発明の名称】 光起電力素子

【請求項の数】 13

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケー株式会社内

【氏名】 師岡 久雄

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 西 和夫

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケー株式会社

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社 半導体エネルギー研究所

【代理人】

【識別番号】 100072051

【弁理士】

【氏名又は名称】 杉村 興作

【選任した代理人】

【識別番号】 100059258

【弁理士】

【氏名又は名称】 杉村 暁秀

【手数料の表示】

【予納台帳番号】 074997

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光起電力素子

【特許請求の範囲】

【請求項 1】 基板と、この基板上に形成された第 1 の透明電極層と、この第 1 の透明電極層上に形成された発電層と、この発電層上に形成された第 2 の透明電極層とを具え、前記発電層は、第 1 の導電型の半導体膜、真性半導体膜、及び前記第 1 の導電型と異なる第 2 の導電型の半導体膜が順次に積層されてなる光起電力素子であって、

前記第 1 の透明電極層と前記発電層との間に所定の材料からなる中間層を設けたことを特徴とする、光起電力素子。

【請求項 2】 前記中間層の厚さが、0.5 nm～20 nmであることを特徴とする、請求項 1 に記載の光起電力素子。

【請求項 3】 前記基板は所定の透光性材料からなるとともに、前記第 2 の透明電極層上において所定の金属材料からなる背面電極層を具え、前記中間層は、Fe、Ni、Cr、W、Ti、Ag、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種からなることを特徴とする、請求項 1 又は 2 に記載の光起電力素子。

【請求項 4】 前記基板は、有機フィルムから構成されることを特徴とする、請求項 3 に記載の光起電力素子。

【請求項 5】 前記基板は所定の金属材料からなり、前記中間層は、Fe、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種からなることを特徴とする、請求項 1 又は 2 に記載の光起電力素子。

【請求項 6】 前記基板は、箔状のステンレスから構成されることを特徴とする、請求項 5 に記載の光起電力素子。

【請求項 7】 前記基板は、所定の透光性材料からなる第 1 の基板と、所定の金属材料からなる第 2 の基板とがこの順に積層されてなり、前記中間層は、Fe、

V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種からなることを特徴とする、請求項1又は2に記載の光起電力素子。

【請求項8】 前記第1の基板は、有機フィルムから構成されることを特徴とする、請求項7に記載の光起電力素子。

【請求項9】 前記第2の基板は、箔状のステンレスから構成されることを特徴とする、請求項7又は8に記載の光起電力素子。

【請求項10】 前記第1の透明導電膜は、ZnO膜であることを特徴とする、請求項1～9のいずれかに記載の光起電力素子。

【請求項11】 前記第2の透明導電膜は、ITO膜であることを特徴とする、請求項1～10のいずれかに記載の光起電力素子。

【請求項12】 前記発電層はプラズマCVD法で作製することを特徴とする、請求項1～11のいずれかに記載の光起電力素子。

【請求項13】 前記発電層は、アモルファスシリコンから構成されていることを特徴とする、請求項1～12のいずれかに記載の光起電力素子。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、光起電力素子に関し、さらに詳しくは太陽電池などを構成する半導体素子として好適に用いることのできる光起電力素子に関する。

##### 【0002】

#### 【従来の技術】

気相法を用いて作製した光起電力素子は低コストの薄膜太陽電池として期待されさまざまな研究がなされている。そして、このような光起電力素子として、現在以下に示す構成のものについて盛んに研究が行なわれている。

##### 【0003】

図1は、従来の光起電力素子の一例を示す構成図である。図1に示す光起電力素子10は、ガラスや、ポリエチレンテレフタレート（PEN）、ポリエーテル

サルフォン（PES）、ポリエチエンテレフタレート（PET）などの透光性材料からなる基板1と、この基板1上に形成された第1の透明電極層3と、この透明電極層3上に順次に形成されたp型半導体膜5、i型半導体膜6、及びn型半導体膜7とを具えている。p型半導体膜5、i型半導体膜6、及びn型半導体膜7は発電層を構成する。さらに、n型半導体膜7上には第2の透明電極層8が設けられ、さらに第2の透明電極層8上にはアルミニウム、銀、チタンなどの金属材料からなる背面電極層9が設けられている。

#### 【0004】

図1に示す光起電力素子10においては、矢印Aで示すように、光起電力素子10の基板1側から光を入射させ、基板1と背面電極層9との間で入射光を多重反射させて、p型半導体膜5、i型半導体膜6、及びn型半導体膜7からなる発電層により効率良く発電を行なう。

#### 【0005】

図2は、従来の光起電力素子の他の例を示す構成図である。なお、同様の構成要素に対しては同じ参照符合を用いて表している。図2に示す光起電力素子20は、アルミニウム、銀、チタンなどの金属材料からなる基板11上において、第1の透明電極層3、n型半導体膜7、i型半導体膜6、p型半導体膜5、及び第2の透明電極層8が順次積層されてなる。この場合においては、矢印Bで示すように、光起電力素子20の第2の透明電極層8側から光を入射させ、この第2の透明電極層8と基板11との間で入射光を多重反射させて、n型半導体膜5、i型半導体膜6、及びp型半導体膜7からなる発電層により効率良く発電を行なう。

#### 【0006】

図3は、従来の光起電力素子のその他の例を示す構成図である。なお、同様の構成要素に対しては同じ参照符合を用いて表している。図3に示す光起電力素子30は、上述した透光性材料からなる第1の基板1上において、上述した金属材料からなる第2の基板2を有し、この第2の基板2上において、第1の透明電極層3、n型半導体膜7、i型半導体膜6、p型半導体膜5、及び第2の透明電極層8が順次積層されてなる。この場合においても、矢印Cで示す第2の透明電極

層 8 側から光を入射させ、透明電極層 8 と第 1 の基板 1 及び第 2 の基板 2 との間で入射光を多重反射させて、n 型半導体膜 7、i 型半導体膜 6、及び p 型半導体膜 5 からなる発電層により効率良く発電を行なう。

【0007】

なお、図 1～図 3 に示す光起電力素子 10、20 及び 30 において、発電層を構成する p 型半導体膜 5、i 型半導体膜 6、及び n 型半導体膜 7 は例えばアモルファスシリコンから構成され、さらに p 型半導体膜 5 にはボロンなどがドーパントとして添加され、n 型半導体膜 7 にはリンなどがドーパントとして添加されている。

【0008】

【発明が解決しようとする課題】

しかしながら、図 1～図 3 に示すような光起電力素子 10、20 及び 30 においては、十分な発電効率（変換効率）を得ることができず、実用的な薄膜太陽電池として使用するには不十分であった。

【0009】

本発明は、基板と、この基板上に形成された第 1 の透明電極層と、この第 1 の透明電極層上に形成された発電層と、この発電層上に形成された第 2 の透明電極層とを具え、前記発電層は、第 1 の導電型の半導体膜、真性半導体膜、及び前記第 1 の導電型と異なる第 2 の導電型の半導体膜が順次に積層されてなる光起電力素子において、実用的な薄膜太陽電池として使用するに足る発電効率（変換効率）を得ることを目的とする。

【0010】

【課題を解決するための手段】

上記目的を達成すべく、本発明の光起電力素子は、基板と、この基板上に形成された第 1 の透明電極層と、この第 1 の透明電極層上に形成された発電層と、この発電層上に形成された第 2 の透明電極層とを具え、前記発電層は、第 1 の導電型の半導体膜、真性半導体膜、及び前記第 1 の導電型と異なる第 2 の導電型の半導体膜が順次に積層されてなり、前記第 1 の透明電極層と前記発電層との間に所定の材料からなる中間層を設けたことを特徴とする。

## 【0011】

本発明者らは、図1～図3に示すような光起電力素子10、20及び30において、薄膜太陽電池として実用に足る、十分に高い発電効率（変換効率）を得るべく鋭意検討を実施した。そして、光起電力素子10、20及び30において、第1の透明電極層に代えて通常の金属電極層を用いた場合においては、十分に高い発電効率を得ることができることから、十分に高い発電効率を得られないのは透明電極層に起因していることを見出した。

## 【0012】

上述したように、発電層を構成する半導体膜はアモルファスシリコンなどから構成され、これらの半導体膜はシランガス及び水素ガスを用いたプラズマCVD法によって形成される。かかる場合、半導体膜の膜質の改善を促進すべく、シランガスに対して比較的多量の水素ガスが用いられる。このため、多量の水素ガスがプラズマ雰囲気中で反応性の高い水素イオンや水素ラジカルなどとして存在する。

## 【0013】

一方、これらの半導体膜は透明電極層上に形成されるため、上述した半導体膜の形成工程において、前記透明電極層は多量の水素イオンや水素ラジカルを含むプラズマ雰囲気に晒されることになる。この結果、透明電極層の表面近傍において、前記透明電極層を構成する材料がその構成元素毎に分解される。分解された構成元素の一部は前記プラズマ雰囲気中に取り込まれるため、前記半導体膜はシランガスや水素ガスの他に、これら構成元素を不純物として含むことになる。

## 【0014】

そして、特に前記透明電極層はその構成元素として酸素元素を含むため、この酸素元素も前記プラズマ雰囲気中に取り込まれることにより、半導体膜の膜質を大きく劣化させてしまう。この結果、最終的に得た光起電力素子の発電効率を劣化させてしまうことを見出した。

## 【0015】

その結果、本発明に従って、下地層となる透明電極層と複数の半導体膜から構成される発電層との間に、所定の材料からなる中間層を介在させることによって



、前記透明電極層を構成する材料の、プラズマによる分解を抑制することができることを見出した。この場合、前記中間層は、半導体膜を作製する際に生成させるプラズマに対してパッシベーション膜として機能すると考えられる。

【0016】

なお、透明電極層を構成する材料のプラズマによる分解を抑制すべく、前記透明電極層を構成する材料系などについても種々検討したが十分なものではなかった。

【0017】

図1に示すように、基板を所定の透光性材料から構成し、前記第2の透明電極層上において所定の金属材料からなる背面電極層を具える場合、前記中間層は、前記中間層は、Fe、Ni、Cr、W、Ti、Ag、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から構成することが好ましい（第1の光起電力素子）。この場合においては、入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子（FF）などの諸特性も改善することができる。

【0018】

また、図2に示すように、基板を所定の金属材料から構成する場合、前記中間層は、Fe、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から構成することが好ましい（第2の光起電力素子）。この場合においても、入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子（FF）などの諸特性も改善することができる。

【0019】

さらに、図3に示すように、前記基板を所定の透光性材料からなる第1の基板と、この第1の基板上に形成された所定の金属材料からなる第2の基板とから構成する場合において、前記中間層は、Fe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co

、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から構成することが好ましい（第3の光起電力素子）。この場合においても、入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子（FF）などの諸特性も改善することができる。

【0020】

#### 【発明の実施の形態】

以下、本発明を、図面と関連させながら発明の実施の形態に基づいて詳細に説明する。

図4は、本発明の光起電力素子の一例を示す構成図である。なお、図1～図3に示す構成要素と同様の構成要素に対しては、同じ参照符号を用いている。図4に示す光起電力素子40は、基板1と、この基板1上に形成された第1の透明電極層3と、この第1の透明電極層3の上方に順次に形成されたp型半導体膜5、i型半導体膜6、及びn型半導体膜7とを具えている。p型半導体膜5、i型半導体膜6、及びn型半導体膜7は発電層を構成する。また、n型半導体膜7上において第2の透明電極層8を有し、この第2の透明電極層8上において背面電極層9を有している。さらに、第1の透明電極層3と前記発電層を構成するp型半導体膜5との間には所定の材料からなる中間層4が設けられている。

【0021】

前述したように、基板1は、例えば、ガラスや、ポリエチレンテレフタレート（PEN）、ポリエーテルサルフォン（PES）、ポリエチエンテレフタレート（PET）などの透光性材料から構成する。特に、生産性の観点より、PEN、PES及びPETなどの有機材料からなるフィルムを用いることが好ましい。背面電極層8は、アルミニウム、銀、チタンなどの金属材料から構成される。このような場合、中間層4は、Fe、Ni、Cr、W、Ti、Ag、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から

構成することが好ましい（第1の光起電力素子）。この場合においては、矢印A

方向からの入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子 (FF) などの諸特性も改善することができる。

#### 【0022】

発電層を構成する p 型半導体膜 5、i 型半導体膜 6、及び n 型半導体膜 7 はアモルファスシリコンなどから構成することができる。したがって、当初、中間層 4 を上述した金属材料から構成し、中間層 4 を含むアセンブリに対して所定の熱処理を施し、隣接した発電層からシリコン粒子を中間層 4 内に拡散させて前記金属材料と結合させることによって、中間層 4 をシリサイドを含むように形成することもできる。

#### 【0023】

中間層 4 の厚さは、前記発電層を構成する各半導体膜をプラズマ CVD 法で作製する場合に生成されるプラズマに対してパッシベーション膜として機能するものであれば、その厚さについては特に限定されない。しかしながら、その上限値は 20 nm であることが好ましく、さらには 10 nm であることが好ましい。同様に、その下限値は 0.5 nm であることが好ましく、さらには 2 nm であることが好ましい。

#### 【0024】

これによって、作製方法や作製条件などに起因することなく、パッシベーション膜として機能する中間層 4 を安定して得ることができる。また、0.5 nm より薄くなると、O<sub>2</sub> などの不純物に対するバリア層などとして機能しなくなる場合がある。また、20 nm を超えて厚くなると、光起電力素子全体として透過率が低下する場合がある。

#### 【0025】

中間層 4 は、スパッタリング法、蒸着法、及び CVD 法など公知の成膜手法を用いて形成することができる。

#### 【0026】

また、前記発電層を構成する p 型半導体膜 5、i 型半導体膜 6、及び n 型半導体膜 7 は、前述したように、主としてプラズマ CVD 法によって形成されたアモルファスシリコンから構成される。しかしながら、熱フィラメントを用いる触媒

CVD法によって形成されたアモルファスシリコンから構成することもできる。

【0027】

触媒CVD法を用いる場合、原料ガスが熱フィラメントに接触することによって、反応性に富むラジカルが生成される。このラジカルが透明導電膜3と接触すれば、透明導電膜3の表面近傍を構成する材料は構成元素毎に分解されて、特に分解生成した酸素元素に起因して光起電力素子30の発電効率が劣化してしまう。したがって、プラズマCVD法のみならず、触媒CVD法を用いて前記発電層を形成する場合においても、中間層4はパッシベーション膜として有効に機能する。

【0028】

なお、p型半導体膜5の厚さは10nm～20nmであり、i型半導体膜6の厚さは350nm～450nmであり、n型半導体膜7の厚さは20nm～40nmである。

【0029】

なお、上述した第1の光起電力素子においては、第1の透明電極層3は、例えば、SnO、ITO、及びZnOなど公知の透明導電材料から厚さ60nm～80nmに形成する。また、第2の透明電極層8は、例えば、SnO、ITO、及びZnOなど公知の透明導電材料から厚さ60nm～80nmに形成する。また、背面電極層9の厚さは200nm～400nmである。

【0030】

また、第1の透明電極層3、第2の透明電極層8、及び背面電極層9は、スパッタリング法、蒸着法、及びCVD法など公知の成膜手段を用いて作製することができる。

【0031】

多重反射にる発電効率の観点から、特に第1の透明電極層3はZnOから構成され、第2の透明電極層8はITOから構成されることが好ましい。

【0032】

図5は、本発明の光起電力素子の他の例を示す構成図である。なお、図1～図4に示す構成要素と同様の構成要素に対しては、同じ参照符号を用いている。図

5に示す光起電力素子50においては、基板11上において、第1の透明電極層3を有し、この第1の透明電極層3上方において、n型半導体膜7、i型半導体膜6、p型半導体膜5、及び第2の透明電極層8が順次積層されてなる。そして、第1の透明電極層3とn型半導体膜7との間には所定の材料からなる中間層4が設けられている。

#### 【0033】

前述したように、基板11はステンレス、アルミニウム、銀、チタンなどの金属材料から構成する。特に、生産性の観点より、箔状のステンレスから構成することが好ましい。この場合、中間層4は、Fe、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から構成することが好ましい（第2の光起電力素子）。この場合においては、矢印B方向からの入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子（FF）などの諸特性も改善することができる。

#### 【0034】

なお、中間層4の厚さは、同様の理由から、上記第1の光起電力素子と同様の大きさに設定することが好ましく、同様の成膜手段によって形成することができる。

#### 【0035】

なお、発電層を構成するn型半導体膜7、i型半導体膜6、及びp型半導体膜5はプラズマCVD法や触媒CVD法などにより、アモルファスシリコンなどから構成することができ、n型半導体膜7の厚さは20nm～40nm、i型半導体膜6の厚さは350nm～450nm、p型半導体膜5の厚さは10nm～20nmとすることができる。

#### 【0036】

第1の透明電極層3は、例えば、SnO、ITO、及びZnOなど公知の透明導電材料から厚さ60nm～80nmに形成する。また、第2の透明電極層8は

、例えば、 $\text{SnO}$ 、 $\text{ITO}$ 、及び $\text{ZnO}$ など公知の透明導電材料から厚さ $60\text{nm}$ ～ $80\text{nm}$ に形成する。なお、第1の透明電極層3及び第2の透明電極層8は、スパッタリング法、蒸着法、及びCVD法など公知の成膜手段を用いて作製することができる。

## 【0037】

多重反射に於ける発電効率の観点から、特に第1の透明電極層3は $\text{ZnO}$ から構成され、第2の透明電極層8は $\text{ITO}$ から構成されることが好ましい。

## 【0038】

図6は、本発明の光起電力素子のその他の例を示す構成図である。なお、図1～図5に示す構成要素と同様の構成要素に対しては、同じ参照符号を用いている。

図6に示す光起電力素子60は、第1の基板1上において第2の基板2を有し、この第2の基板2上において第1の透明電極層3を有している。そして、第1の透明電極層3上方において、 $n$ 型半導体膜7、 $i$ 型半導体膜6、 $p$ 型半導体膜7、及び第2の透明電極層8が順次積層されてなる。また、第1の透明電極層3と $n$ 型半導体膜7との間には所定の材料からなる中間層4が設けられている。

## 【0039】

前述したように、第1の基板1は、ガラスや、ポリエチレンテレフタレート（PEN）、ポリエーテルサルフォン（PES）、ポリエチエンテレフタレート（PET）などの透光性材料から構成する。特に、生産性の観点より、PEN、PES及びPETなどの有機材料からなるフィルムを用いることが好ましい。また、第2の基板2は、ステンレス、アルミニウム、銀、チタンなどの金属材料から構成する。特に、生産性の観点より、箔状のステンレスから構成することが好ましい。

## 【0040】

この場合、中間層4は、Fe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoの金属、並びにFe、V、Mn、Co、Zr、Nb、Pt、Ni、Cr、W、Ti、Ta、及びMoのシリサイドから構成される群より選ばれる少なくとも一種から構成することが好ましい（第3の光起電力素

子)。この場合においても、矢印C方向からの入射光の多重反射がより効果的に行なわれ、発電効率がさらに向上するとともに、曲線因子(F F)などの諸特性も改善することができる。

#### 【0041】

なお、中間層4の厚さは、同様の理由から、上記第1の光起電力素子と同様の大きさに設定することが好ましく、同様の成膜手段によって形成することができる。

#### 【0042】

また、発電層を構成するp型半導体膜5、i型半導体膜6、及びn型半導体膜7はプラズマCVD法や触媒CVD法などにより、アモルファスシリコンなどから構成することができ、n型半導体膜7の厚さは20nm～40nm、i型半導体膜6の厚さは350nm～450nm、p型半導体膜5の厚さは10nm～20nmとすることができる。

#### 【0043】

第1の透明電極層3は、例えば、SnO、ITO、及びZnOなど公知の透明導電材料から厚さ60nm～80nmに形成する。また、第2の透明電極層8は、例えば、SnO、ITO、及びZnOなど公知の透明導電材料から厚さ60nm～80nmに形成する。なお、第1の透明電極層3及び第2の透明電極層8は、スパッタリング法、蒸着法、及びCVD法など公知の成膜手段を用いて作製することができる。

#### 【0044】

多重反射による発電効率の観点から、特に第1の透明電極層3はZnOから構成され、第2の透明電極層8はITOから構成されることが好ましい。

#### 【0045】

#### 【実施例】

以下、本発明を実施例に基づいて具体的に説明する。

#### (実施例1～3)

本実施例では、図4に示す構成を有する第1の光起電力素子を作製した。基板として、厚さ75μmのPENフィルムを用い、このPENフィルムをDCマグ

ネトロンスパッタ装置内に設置した後、第1の透明電極層としてのZnO膜を厚さ70nmに形成した。なお、スパッタリングは、ZnOターゲットを用い、Ar圧0.5Pa、投入電力2.0W/cm<sup>2</sup>なる条件で実施した。

【0046】

次いで、同じくDCマグネトロンスパッタ装置を用いて、中間層としてのNi膜を厚さ2nm、5nm、及び10nmに形成した。なお、スパッタリングは、Niターゲットを用い、Ar圧0.5Pa、投入電力0.5W/cm<sup>2</sup>なる条件で実施した。

【0047】

次いで、プラズマCVD法により発電層を作製した。ZnO膜及びNi膜を有するPENフィルムをプラズマCVD装置内に設置し、160℃に加熱した。次いで、B<sub>2</sub>H<sub>6</sub>ガス、H<sub>2</sub>ガス、及びSiH<sub>4</sub>ガスをそれぞれ0.02sccm、800sccm、及び4sccmの流量で流し、圧力266.6Pa、投入電力180mW/cm<sup>2</sup>なる条件で、p型半導体としてのp型のボロンドープ微結晶シリコン膜を厚さ10nmに形成した。

【0048】

次いで、SiH<sub>4</sub>ガス及びH<sub>2</sub>ガスをそれぞれ50sccm及び500sccmの流量で流し、圧力266.6Pa、投入電力50mW/cm<sup>2</sup>なる条件で、i型半導体膜としての真性アモルファスシリコン膜を厚さ400nmに形成した。次いで、PH<sub>3</sub>、H<sub>2</sub>ガス、及びSiH<sub>4</sub>ガスをそれぞれ0.06sccm、500sccm、及び5sccmの流量で流し、圧力133.3Pa、投入電力60mW/cm<sup>2</sup>なる条件で、n型半導体膜としてのn型のリンドープ微結晶シリコン膜を厚さ30nmに形成した。

【0049】

次いで、PENフィルムをDCマグネトロンスパッタ装置内に設置した後、第2の透明電極層としてのITO膜を厚さ60nmに形成した。なお、スパッタリングは、ITOターゲットを用い、Ar圧0.4Pa、酸素圧0.08Pa、投入電力0.3W/cm<sup>2</sup>なる条件で実施した。次いで、背面電極層としてのAl膜を厚さ300nmに形成した。なお、スパッタリングは、Alターゲットを用



い、Ar 圧 0.5 Pa、投入電力  $2.2 \text{ W/cm}^2$  なる条件で実施した。このようにして得た光起電力素子の変換効率 (Eff)、曲線因子 (FF)、及び積層方向における抵抗値 (Rse) を表 1 に示す。

【0050】

(比較例 1)

中間層を形成しない以外は、実施例 1～3 と同様にして光起電力素子を作製した。このようにして得た光起電力素子の変換効率 (Eff)、曲線因子 (FF)、及び積層方向における抵抗値 (Rse) を表 1 に示す。

【0051】

【表 1】

	中間層 (Ni 膜) 厚さ (nm)	Eff (%)	FF	Rse ( $\Omega$ )
実施例 1	2	6.26	0.655	25.2
実施例 2	5	6.48	0.683	23.3
実施例 3	10	6.62	0.696	20.5
比較例 1	0	6.15	0.629	32

【0052】

表 1 から明らかなように、実施例 1～3 において得られた Ni 膜からなる中間層を有する光起電力素子は、比較例 1 において得られた中間層を有しない光起電力素子と比較して、変換効率及び曲線因子が増大し、薄膜太陽電池として使用することのできる実用的な特性を有することが分かる。

【0053】

なお、実施例 1～3 における光起電力素子は、比較例 1 における光起電力素子との抵抗値を比較して、積層方向の抵抗値が減少している。したがって、中間層を設けることによって、ZnO 透明導電膜のプラズマに起因した分解が抑制され、発電層を構成する各半導体膜の酸素元素による膜質劣化が抑制されたことが推察される。

【0054】

なお、中間層として Co 膜及び Ni-50 原子% Co 合金膜を用いた場合にも同様の結果が得られた。さらに、Ni : Si = 1 : 2 の原子比のターゲットを用

いて成膜した、Niシリサイド膜を用いた場合にも同様の結果が得られた。

【0055】

(実施例4～6)

本実施例では、図6に示す構成を有する第2の光起電力素子を作製した。第1の基板として、厚さ75 $\mu$ mのPENフィルムを用い、このPENフィルムをDCマグネトロンスパッタ装置内に設置した後、第2の基板としてのAl膜を厚さ300nmに形成した。なお、スパッタリングは、Alターゲットを用い、Ar圧0.5Pa、投入電力2.2W/cm<sup>2</sup>なる条件で実施した。次いで、第1の透明電極層としてのZnO膜を厚さ90nmに形成した。なお、スパッタリングは、ZnOターゲットを用い、Ar圧0.5Pa、投入電力2.0W/cm<sup>2</sup>なる条件で実施した。

【0056】

次いで、同じくDCマグネトロンスパッタ装置を用いて、中間層としてのNi膜を厚さ2nm、5nm、及び10nmに形成した。なお、スパッタリングは、Niターゲットを用い、Ar圧0.5Pa、投入電力0.5W/cm<sup>2</sup>なる条件で実施した。

【0057】

次いで、プラズマCVD法により発電層を作製した。ZnO膜及びNi膜を有するPENフィルムをプラズマCVD装置内に設置し、160℃に加熱した。次いで、PH<sub>3</sub>、H<sub>2</sub>ガス、及びSiH<sub>4</sub>ガスをそれぞれ0.06sccm、500sccm、及び5sccmの流量で流し、圧力133.3Pa、投入電力60mW/cm<sup>2</sup>なる条件で、n型半導体膜としてのn型のリンドーブ微結晶シリコン膜を厚さ30nmに形成した。

【0058】

次いで、SiH<sub>4</sub>ガス及びH<sub>2</sub>ガスをそれぞれ50sccm及び500sccmの流量で流し、圧力266.6Pa、投入電力50mW/cm<sup>2</sup>なる条件で、i型半導体膜としての真性アモルファスシリコン膜を厚さ400nmに形成した。次いで、B<sub>2</sub>H<sub>6</sub>ガス、H<sub>2</sub>ガス、及びSiH<sub>4</sub>ガスをそれぞれ0.02sccm、800sccm、及び4sccmの流量で流し、圧力266.6Pa、投

入電力  $180 \text{ mW/cm}^2$  なる条件で、p 型半導体としての p 型のボロンドープ微結晶シリコン膜を厚さ  $10 \text{ nm}$  に形成した。

【0059】

次いで、PEN フィルムを DC マグネトロンスパッタ装置内に設置した後、第 2 の透明電極層としての ITO 膜を厚さ  $60 \text{ nm}$  に形成した。なお、スパッタリングは、ITO ターゲットを用い、Ar 圧  $0.4 \text{ Pa}$ 、酸素圧  $0.08 \text{ Pa}$ 、投入電力  $0.3 \text{ W/cm}^2$  なる条件で実施した。このようにして得た光起電力素子の変換効率 (Eff)、曲線因子 (FF)、及び積層方向における抵抗値 (Rse) を表 2 に示す。

【0060】

(比較例 2)

中間層を形成しない以外は、実施例 4～6 と同様にして光起電力素子を作製した。このようにして得た光起電力素子の変換効率 (Eff)、曲線因子 (FF)、及び積層方向における抵抗値 (Rse) を表 2 に示す。

【0061】

【表 2】

	中間層 (Ni 膜) 厚さ (nm)	Eff (%)	FF	Rse ( $\Omega$ )
実施例 4	2	7.60	1.668	13.3
実施例 5	5	7.73	0.683	12
実施例 6	10	6.13	0.72	10.5
比較例 2	0	7.44	0.638	23.9

【0062】

表 2 から明らかなように、実施例 4～6 において得られた Ni 膜からなる中間層を有する光起電力素子は、比較例 2 において得られた中間層を有しない光起電力素子と比較して、変換効率及び曲線因子が増大し、薄膜太陽電池として使用することのできる実用的な特性を有することが分かる。

【0063】

なお、実施例 4～6 における光起電力素子は、比較例 2 における光起電力素子との抵抗値を比較して、積層方向の抵抗値が減少している。したがって、中間層

を設けることによって、ZnO透明導電膜のプラズマに起因した分解が抑制され、発電層を構成する各半導体膜の酸素元素による膜質劣化が抑制されたことが推察される。

#### 【0064】

なお、中間層としてCo膜及びNi-50原子%Co合金膜を用いた場合にも同様の結果が得られた。さらに、Ni:Si=1:2の原子比のターゲットを用いて成膜した、Niシリサイド膜を用いた場合にも同様の結果が得られた。

#### 【0065】

##### (実施例7及び比較例3)

実施例1～3と同様にして厚さ1nmのNi膜からなる中間層を有する光起電力素子を3サンプル作製し、比較例1と同じ構成の光起電力素子を3サンプル作製し、これら光起電力素子に対して150℃で耐高温試験を実施した。結果を図7に示す。なお、縦軸は、当初の変換効率を1とした場合における、変換効率の変化率を表し、横軸は試験時間(時間)を表す。図7から明らかなように、光起電力素子が中間層を有する場合は、中間層を有しない場合と比較して変換効率の変化が小さく、発電層を構成する各半導体膜の膜質劣化が少ないため、長期信頼性にも優れていることが分かる。

#### 【0066】

以上、具体例を挙げながら発明の実施の形態に即して本発明を説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいてあらゆる変形や変更が可能である。例えば、図1に示す光起電力素子においては、第1の導電型半導体層をp型、第2の導電型半導体層をn型としているが、両者を逆にすることもできる。同様に、図2及び図3に示す光起電力素子においては、第1の導電型半導体層をn型、第2の導電型半導体層をp型としているが、両者を逆にすることもできる。

#### 【0067】

##### 【発明の効果】

以上から明らかなように、本発明によれば、基板と、この基板上に形成された第1の透明電極層と、この第1の透明電極層上に形成された発電層と、この発電

層上に形成された第 2 の透明電極層とを具え、前記発電層は、第 1 の導電型の半導体膜、真性半導体膜、及び前記第 1 の導電型と異なる第 2 の導電型の半導体膜が順次に積層されてなる光起電力素子において、前記第 1 の透明電極層と前記発電層との間に所定の材料からなる中間層を設けているので、前記発電層を構成する第 1 の導電型の半導体膜、真性半導体膜、及び前記第 2 の導電型の半導体膜の膜質劣化を抑制して、発電効率（変換効率）を向上させることができる。

【図面の簡単な説明】

- 【図 1】 従来の光起電力素子の一例を示す構成図である。
- 【図 2】 従来の光起電力素子の他の例を示す構成図である。
- 【図 3】 従来の光起電力素子のその他の例を示す構成図である。
- 【図 4】 本発明の光起電力素子の一例を示す構成図である。
- 【図 5】 本発明の光起電力素子の他の例を示す構成図である。
- 【図 6】 本発明の光起電力素子のその他の例を示す構成図である。
- 【図 7】 光起電力素子の耐高温試験の結果を示すグラフである。

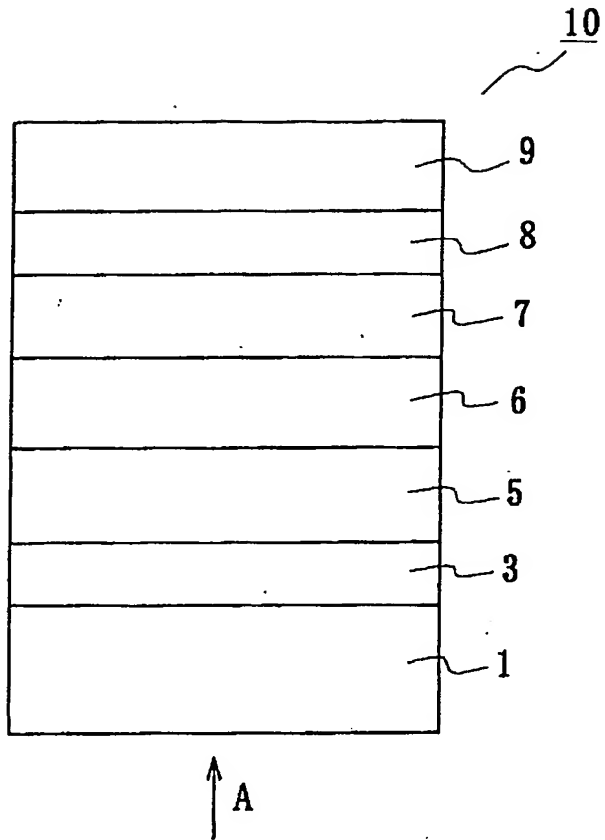
【符号の説明】

- 1、1 1 基板（第 1 の基板）
- 2 第 2 の基板
- 3 第 1 の透明電極層
- 4 中間層
- 5 p 型半導体膜
- 6 i 型半導体膜
- 7 n 型半導体膜
- 8 第 2 の透明電極層
- 9 背面電極層
- 1 0、2 0、3 0、4 0、5 0、6 0 光起電力素子

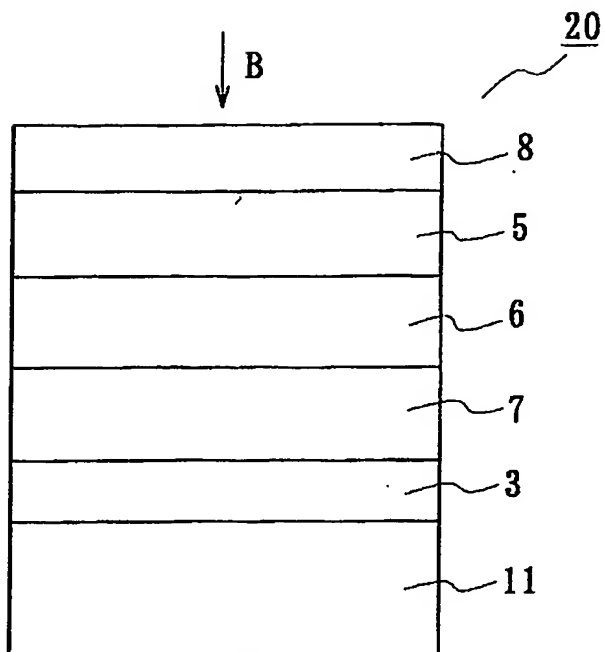
【書類名】

図面

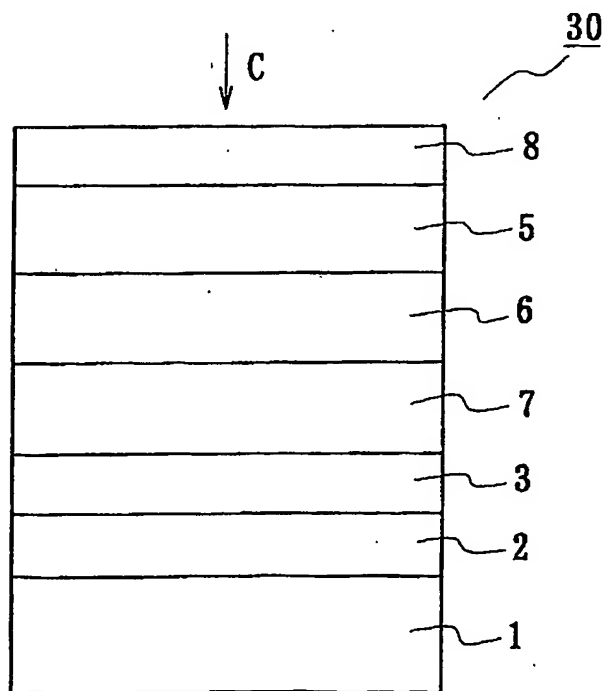
【図 1】



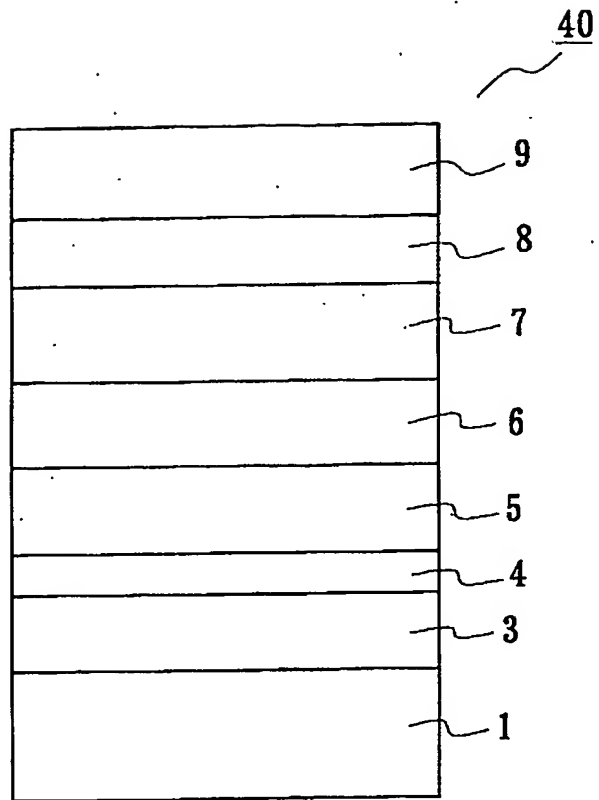
【図 2】



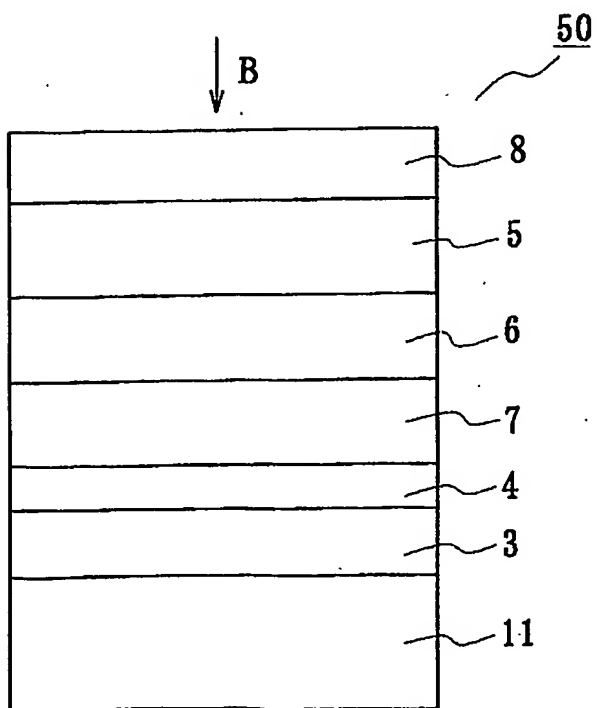
【図 3】



【図 4】

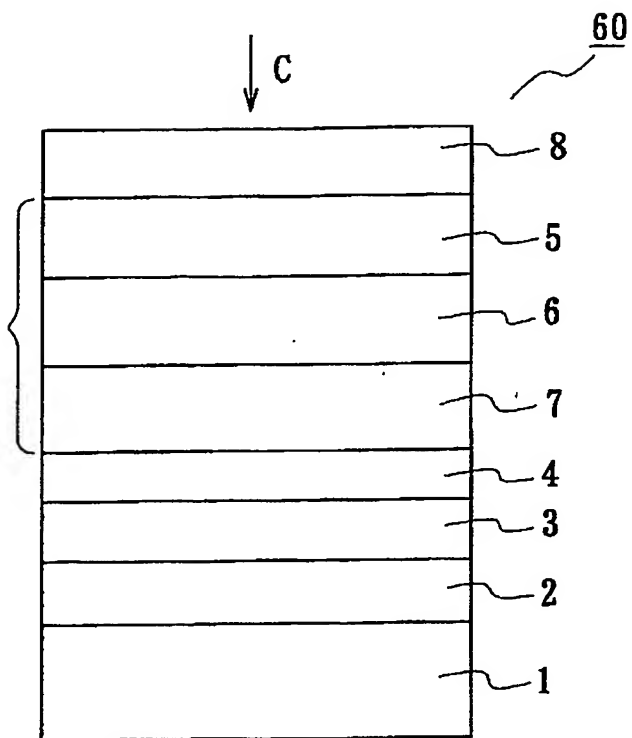


【図 5】

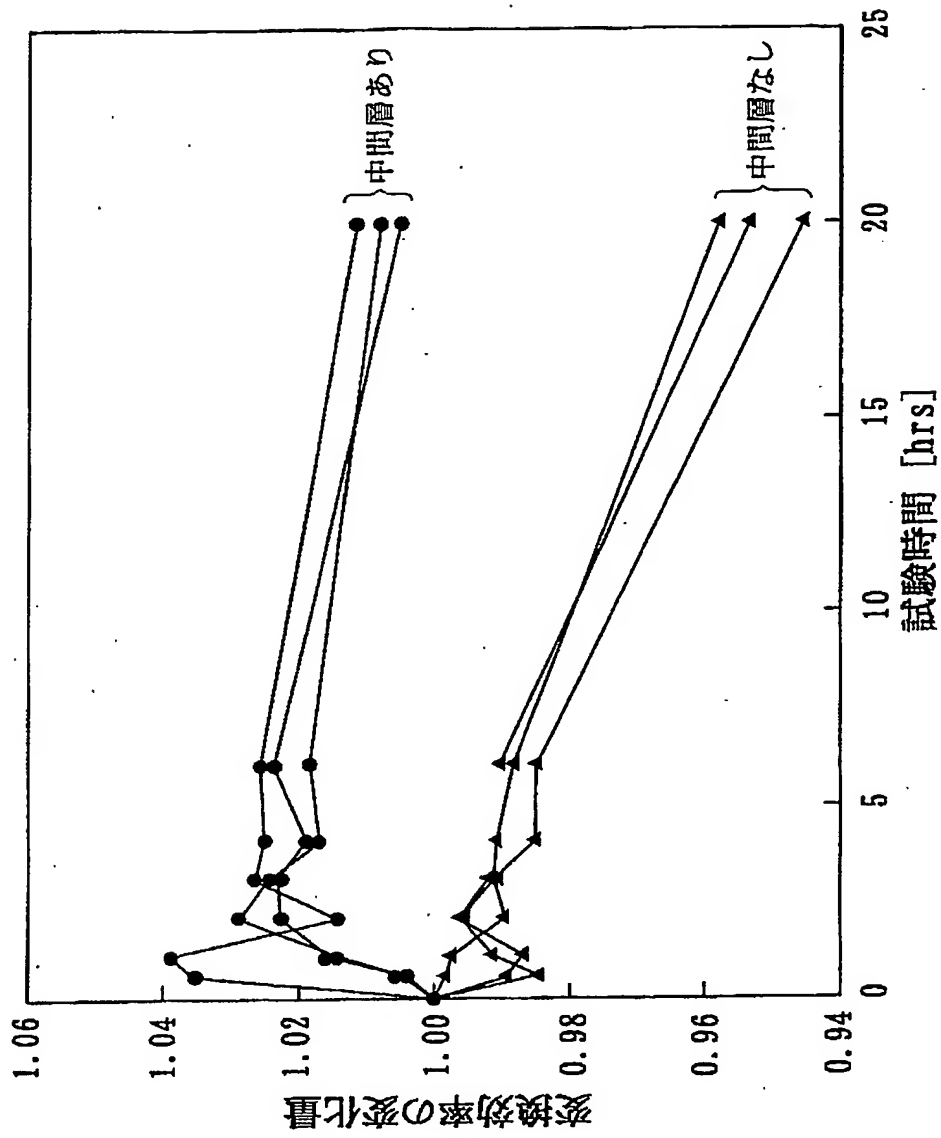




【図6】



【図 7】



【書類名】 要約書

【要約】

【課題】 基板と、この基板上に形成された第1の透明導電膜からなる透明電極層と、この透明導電層上に形成された発電層と、この発電層上に形成された背面電極層とを具える光起電力素子において、実用的な薄膜太陽電池として使用するに足る発電効率（変換効率）を得る。

【解決手段】 基板1上に第1の透明電極層3を形成し、この透明導電膜3の上方において、発電層を構成するp型半導体膜5、i型半導体膜6、及びn型半導体膜7を順次形成する。また、n型半導体膜7上において第2の透明電極層8を形成し、この第2の透明電極層8上に背面電極層9を形成する。さらに、第1の透明電極層3とp型半導体膜5との間に、所定の材料からなる中間層4を形成する。

【選択図】 図4

出 願 人 履 歴 情 報

識別番号 [000003067]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都中央区日本橋1丁目13番1号
氏 名	ティーディーケイ株式会社

出 願 人 履 歴 情 報

識別番号

[000153878]

1. 変更年月日

1990年 8月17日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷398番地

氏 名

株式会社半導体エネルギー研究所